

HG-RE03-D 高级 GNSS 开发套件 V1.4

目前可以提供北斗二代 **B1** 可定位代码

目前处理器支持：STM32F407VET6、TMS320C6747

FPGA 支持：EP3C55F484、EP4CE115F484

射频支持：HG-RF02-B、HG-SYN4RF02-C

北京星源北斗导航技术有限责任公司

2015 年 9 月 11 日



表 A 文档信息表

| Item | Context |
|-------------|------------------|
| Author | hg |
| Last Update | 2015-9-11 |
| Version | 1.4 |
| Copyright© | 北京星源北斗导航技术有限责任公司 |
| 密级 | 对外交流 |

更多详细信息请致电星源北斗咨询！

公司地址：北京市海淀区温泉镇显龙山路 19 号北辰香麓雅庭 A 座 218 室

电话及传真：010-82484062,13683239930

QQ：5024141

邮箱：liuwsat@126.com



1 产品概述

表 1 产品价格表

| 产品 | 价格 |
|--|---|
| HG-RE03-D 高级 GNSS 开发套件 默认配置 HG-RE03-DS-L1: 处理器：STM32F407VET6 HG-FPGA02：EP3C55F484 射频：HG-RF02-B 相关器源代码： HG-CORR V1.2 for L1（含商业授权） 处理器源代码： HG-ARMGPS V1.1.2 for L1 HG-STM32LIB 完整版 | 26580 元 |
| 北斗配置 HG-RE03-DS-B1: 处理器：STM32F407VET6 HG-FPGA02：EP3C55F484 射频：HG-RF02-B 相关器源代码： HG-CORR V1.2 for B1（含商业授权） 处理器源代码： HG-ARMGPS V1.1.2 for B1 HG-STM32LIB 完整版 | 39870 元 （已购买 HG-RE03-D 套件的 客户请联系我公司 申请 BD 代码优惠 价格） |

HG-RE03-D 是卫星导航的高级开发工具，HG-RE03-D 首次同时使用了射频数字接口 HG-RFDIS 和处理器外围扩展接口 HG-CPEIS，从而实现了处理器板、FPGA 板、射频板均可独立更换，能够满足了 GNSS 的各种开发需求，目前也正在考虑将这种架构用于 GNSS 信号模拟器的开发。

HG-RE03-D 推荐 2 种配置，第一种是用于升级 HG-RE03-D 的默认配置 HG-RE03-DS，该配置使用 Cortex-M4F 处理器，带浮点运算单元，主频进一步提升到 168MHz，内存增大到 192KB，足以支持 32 通道处理。FPGA 采用 EP3C55，硬件实物图如下：

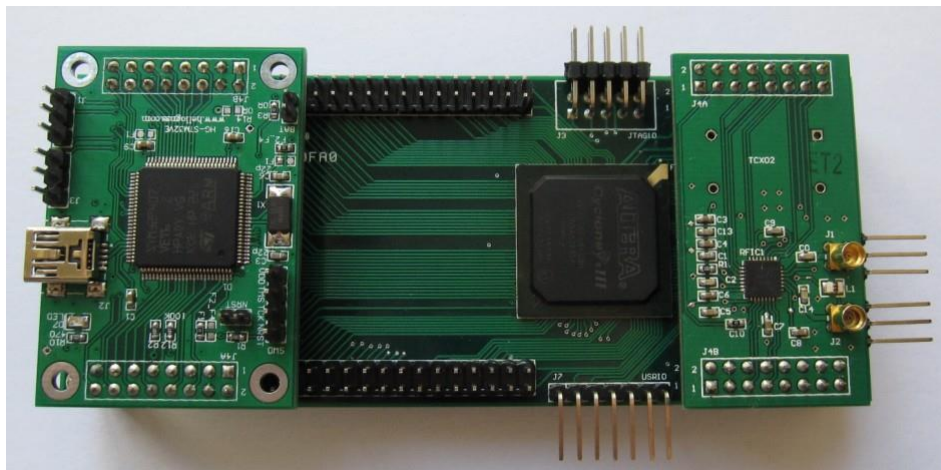


图 1 标准配置 HG-RE03-DS

第二种配置是为阵列抗干扰、多模融合、姿态测量准备的 HG-RE03-DA，该配置使用 Cortex-M4F 处理器，带浮点运算单元，主频进一步提升到 168MHz，内存增大到 192KB。射频采用的是旋转对称的四射频模块 HG-SYN4RF02-C。FPGA 采用 EP4CE115，硬件实物图如下图所示：

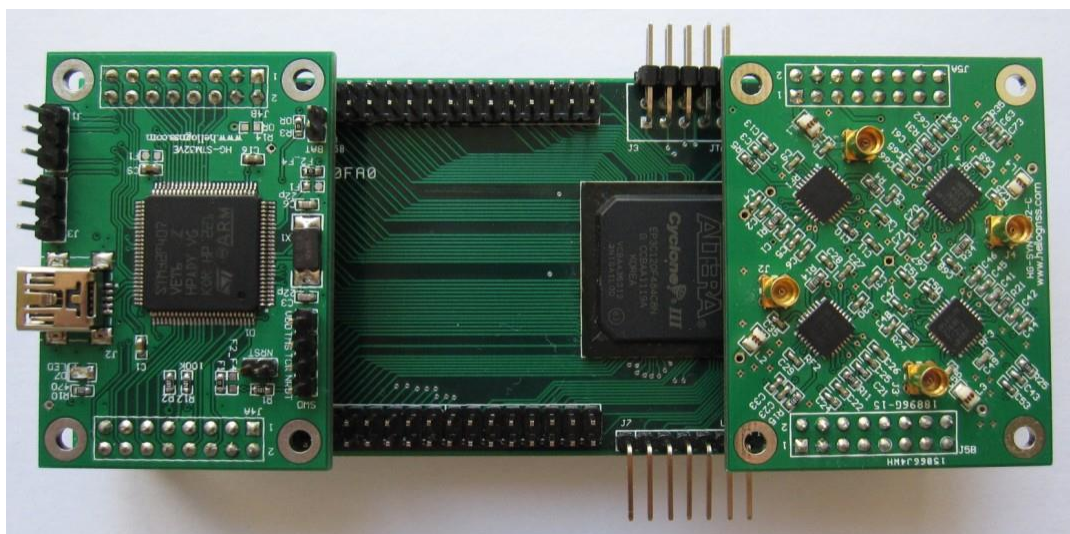


图 2 高级配置 HG-RE03-DA

2 主要参数

HG- RE03-DS 基本特性如下：

1.处理器芯片： STM32F407VET6，主频 168MHz，内存 192KB，Cortex-M4F 核带硬件除法和浮点计算。

2.处理器对外接口：

UART×2

全速 USB×1

接插件引出的管脚：部分 FSMC 管脚，片选 1。

3.JTAG 支持：4 针 JTAG 脚，使用配套的转接板连接 Ulink2 仿真器，SWD 模式。

4.供电：USB 供电，提供外接 VBAT 引脚，外扩电池后，可实现热启动验证。

5.FPGA 芯片：EP3C55F484C8N，使用 HG-CORR V1.1 可实现 64 通道相关器。

6.FPGA 对外接口：

UART×2，直接和 FPGA 的 IO 脚相连。

7.射频芯片：MAX2769ETI+，接 3.3V 有源天线或无源天线，射频头为 MMCX，晶振频率 16.368MHz 或 16.369MHz。

HG- RE03-DA 基本特性如下：

1.处理器芯片： STM32F407VET6，主频 168MHz，内存 192KB，Cortex-M4F 核带硬件除法带浮点计算单元和 DSP 计算指令。

2.处理器对外接口：

UART×2

全速 USB×1

接插件引出的管脚：部分 FSMC 管脚，片选 1。

3.JTAG 支持：4 针 JTAG 脚，使用配套的转接板连接 Ulink2 仿真器，SWD 模式。



4.供电：USB 供电，提供外接 VBAT 引脚，外扩电池后，可实现热启动验证。

5.FPGA 芯片：EP4CE115F484C8N，使用 HG-CORR V1.1 可实现 64 通道相关器。

6.FPGA 对外接口：

UART×2，直接和 FPGA 的 IO 脚相连，默认不焊接插针，客户自行焊接合适插针即可使用。

7.射频芯片：MAX2769×4，各射频时钟同步。

8.射频天线接口：外接 3.3V 有源天线或无源天线，可直连 GNSS 信号模拟器，射频接头为 MMCX 接口。

9.晶振频率：16.368MHz 或 16.369MHz。

3 HG-CORR V1.2

HG-CORR V1.2 是经过验证的稳定、正确、资源占用合理的 VHDL 代码，相关器的顶层和通道的顶层使用了原理图的方式，其他地方使用 VHDL 直接编码。

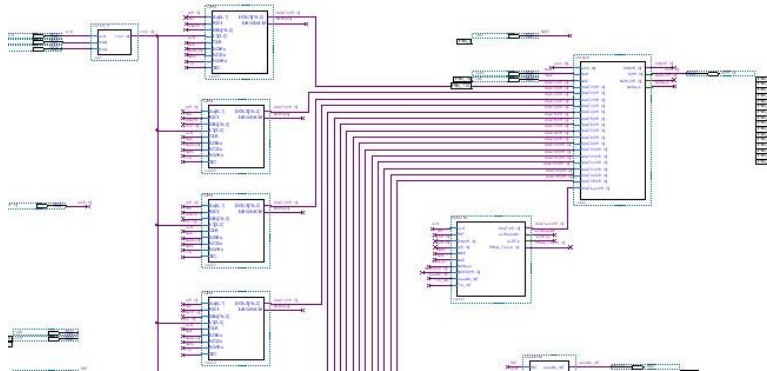


图 4 相关器顶层原理图

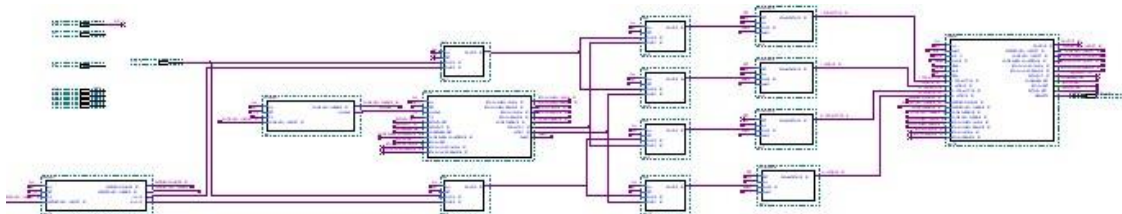


图 5 通道原理图

HG-CORR V1.2 在和处理器之间的总线部分处理有特殊考虑，使得处理器访问相关器的总线额等待时间为最短。HG-CORR 对资源的占用可以用按 750LE 单元/通道来衡量，例如如 FPGA 使用 EP4CE115，则可实现 160 通道。HG-RE03-D 出厂时的默认配置为 32 个跟踪通道。

HG-CORR V1.2 进一步提升 NCO 的位数，增加 NCO 测量值输出的位数，定位精度有所提升，定时采用更稳定的计数方法。

4 HG-ARMGPS V1.1.2

HG-ARMGPS V1.1.2 是 HG-ARMGPSV1.1 增强版经过改进后的版本，新版本修正了一些算法，HG-ARMGPS V1.1.2 的效果明显优于早期版本，并且提供 NMEA 输出能力和 HG-TEST 格式数据输出能力。自 HG-ARMGPS V1.1.2 开始接收机可独立设置采样率和中心频点，其他参数通过这两个参数计算得到，不再需要手动设置。

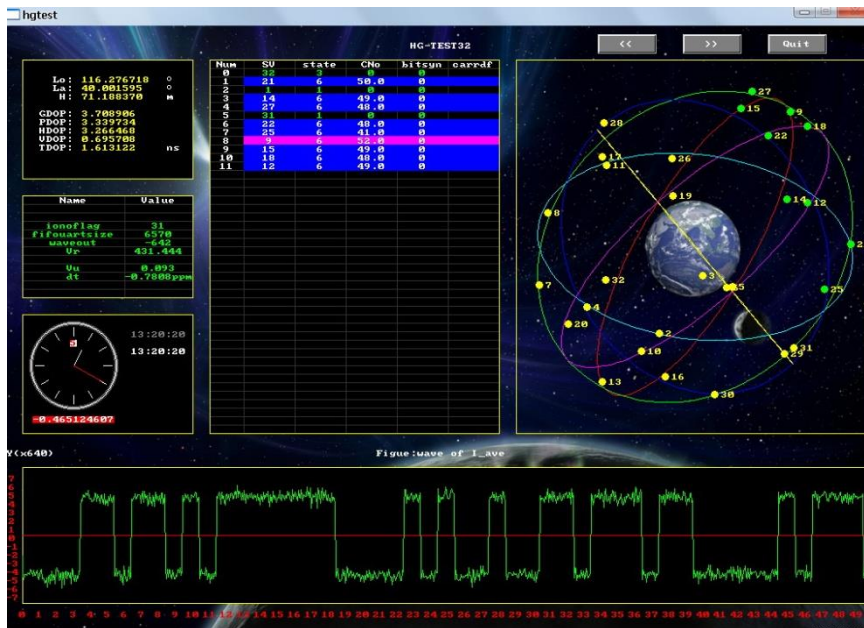


图 6 HG-TEST 人机界面

TMS320C6747 对应的版本为 HG-DSPGPS V1.1.2，它是 HG-ARMGPS 的移植，若无特别说明，则可认为两个版本代码基本运行效果等同。

5 HG-STM32LIB

我公司为 HG-STM32ZE 处理器核心板配套 HG-STM32LIB 代码库，HG-STM32LIB 是本公司独立开发的直接操作寄存器方式的处理器底层代码。书写简洁，使用方便，www.hellognss.com 网站上有 DEMO 版本下载。



6 装箱清单

- 1、HG-RE03-DS 或 HG-RE03-DA 所含硬件；
- 2、自制串口线两根。
- 3、JTAG 转接板一块。
- 4、光盘资料：
 - (1) HG-RE03-D 使用说明书；
 - (2) HG-CORR V1.2 VHDL for B1/L1 源代码；
 - (3) HG-ARMGPS V1.1.2 for B1/L1 源代码；
 - (4) HG-STM32LIB 源代码。

7 服务条款

- 1、半个月如产品硬件有质量问题可免费更换；
- 2、提供 1 年的 QQ 技术支持；
- 3、提供 6 个月技术支持和升级服务；
- 4、本产品所提供软件代码仅限购买者单位内部使用，不得通过互联网或其他任何方式拷贝给任何第三方。